

Implementación de un sensor de temperatura del tipo oscilador en anillo en CMOS y FPGA: caracterización, simulación y medición

Rodrigo José Antón, Ramiro Javier Rossi, Sebastián Verrastro

Universidad Tecnológica Nacional, Facultad Regional Buenos Aires,
Departamento de Ingeniería Electrónica, Medrano 951, (C1179AAQ),
Ciudad Autónoma de Buenos Aires, Argentina

ranton@est.frba.utn.edu.ar

Recibido el 14 de noviembre de 2020, aprobado febrero de 2021

RESUMEN

En este trabajo se modelizó y simuló un circuito con topología oscilador en anillo en tecnología CMOS (siglas en inglés de un par de transistores Metal-Óxido-Semiconductor Complementarios) para luego pasar a una implementación y verificación en arreglos de compuertas programables en campo (conocidas como «FPGA» por sus siglas en inglés), obteniéndose un sensor de temperatura medible a través de su variación de la frecuencia de salida.

PALABRAS CLAVE: CMOS - FPGA - LUT - OSCILADOR EN ANILLO - SENSOR DE TEMPERATURA

ABSTRACT

In this work, a circuit with a ring-oscillator topology in CMOS technology was modeled and simulated for a later implementation and verification in a Field Programmable Gate Array (better known by its acronym «FPGA»), obtaining a temperature sensor by measuring the variation of the output frequency.

KEYWORDS: CMOS - FPGA - LUT - RING OSCILLATOR - TEMPERATURE SENSOR

Introducción

Estado del arte de la tecnología sensores de temperatura

En la actualidad uno de los métodos de medición más empleado para la medición de temperatura es la utilización de un diodo o transistor bipolar para la medición del voltaje en directa de la juntura PN (Berning y Blackburn, 1981; Blackburn y Oettinger, 1975; Sze, 1981; Blackburn, 1998). Estos presentan la ventaja de tener una resolución muy buena y ocupar poca área. A su vez presentan la desventaja de no ser posible sintetizarlos digitalmente y tener una salida analógica.

Osciladores en anillo

Debido a las limitaciones que de los sensores basados en la juntura PN presentan, en el último tiempo ha surgido como opción los osciladores en anillo o «*ring-oscillators*» (Mandal y Sarkar, 2010). Estos circuitos oscilan debido a su función lógica inherente. Pueden ser implementados mediante el uso de un número impar de elementos circuitales lógicos que realizan una función inversora, lo que hace posible sintetizarlos en un arreglo lógico programable (Pierre-Louis y Wells, 2009; León Franco, *et al.*, 2010; Torre Albarsanz, 2015; Sáenz, 2016; Boemo y López-Buedo, 1997).

Si uno o más retardos debido a estos inversores cambia, una variación en la frecuencia del oscilador en anillo puede ser observada. La mayoría de los factores que influyen en el retardo tienen que ver con cambios en la temperatura y en la tensión de alimentación (Docking y Manoj, 2004; Yousuke, *et al.*, 2014). Aunque también se pueden observar fluctuaciones en este debido a los elementos circuitales vecinos, causando efectos de *crosstalk* (Gag, *et al.*, 2012).

La ventaja comparativa que presentan los osciladores en anillo (Figura 1) respecto a los otros tipos de osciladores es que son fáciles de implementar en un circuito integrado, trabajan con muy bajo consumo, proveen frecuencias de oscilación elevadas, y se pueden sintetizar y probar en una FPGA (Barbareschi, *et al.*, 2017; Lopez-Buedo, *et al.*, 2000). Además de que se pueden instanciar en la posición que más le convenga al usuario y tantos como desee.

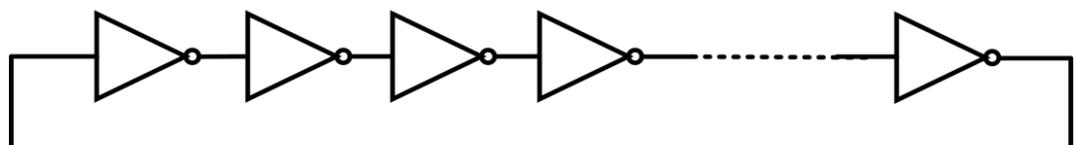


Fig. 1. Oscilador en anillo de n etapas (inversores)

Oscilador en anillo CMOS

Modelización

Un primer paso a realizar para comprobar la variación de la frecuencia de salida con la temperatura que presenta la topología circuital de oscilador en anillo en tecnología CMOS (Selva, 2008), fue hallar un modelo físico-matemático que se correspondiera con la misma.

Para esta tecnología, cada inversor está compuesto por un transistor PMOS y un NMOS (Selva, 2008). La frecuencia de oscilación del circuito depende de un retardo de propagación denominado τ_d por inversor (asumiendo una capacitancia parásita por etapa C_L idéntica, el retardo será el mismo para todos los inversores) y el número de etapas usadas en la estructura en anillo. Para lograr una oscilación estable, el anillo debe proveer un desfase de 2π y tener una ganancia unitaria de tensión a la frecuencia de oscilación, de manera tal de poder satisfacer el criterio de Barkhausen (Texas Instruments, 2008). En un oscilador en anillo de n-etapas, cada etapa provee un desfase de π y la inversión de la señal provee el otro desfase de π restante, de este modo se obtiene el cambio de fase necesario para una oscilación estable.

Por lo tanto, la señal oscilante debe pasar por cada una de las n-etapas para proveer el primer desfase de π en un tiempo $n \cdot \tau_d$ y debe pasar por cada una de vuelta para el segundo desfase de π en un periodo equivalente a $2 \cdot n \cdot \tau_d$. Por lo que la frecuencia de oscilación será igual a:

$$f_0 = \frac{1}{2 \cdot n \cdot \tau_d}$$

La capacitancia total de la etapa CL es la suma de todas las capacitancias asociadas a los transistores, más la del propio cable (Rabaey, 2003), como se puede ver en la Figura 2.

Se debe considerar el paso del transistor por la zona lineal y por la correspondiente a saturación, producto de que la señal rectangular no es ideal, es decir, presenta una rampa de subida y otra de bajada. Al considerar esto, para el cálculo del retardo es necesario plantear la corriente de descarga por el NMOS cuando el PMOS está en zona de corte y viceversa (Mandal y Sarkar, 2010). Es por ello que el cálculo del retardo en este caso queda como:

$$\tau_d = -C_L \int_{V_{DD}}^{V_{DD}-V_{tn}} \frac{\partial V_{out}}{I_{dns}} - C_L \int_{V_{DD}-V_{tn}}^{\frac{V_{DD}}{2}} \frac{\partial V_{out}}{I_{dnl}}$$

Resolviendo la integral se llega a:

$$\tau_{dn} = \frac{C_L}{B_n \cdot (V_{DD} - V_{tn})} \cdot \left[\frac{2 \cdot V_{tn}}{V_{DD} - V_{tn}} + \ln \left(\frac{3 \cdot V_{DD} - 4 \cdot V_{tn}}{V_{DD}} \right) \right]$$

$$B_n = \mu_n \cdot C_{ox} \cdot \frac{W}{L}$$

Donde VDD es la tensión de alimentación, V_{tn} la tensión de *sub-threshold* del NMOS, μ_n la movilidad, C_{ox} la capacitancia del óxido, L el largo del canal y w el ancho del mismo. Realizando un análisis idéntico se llega a la misma expresión para el PMOS:

$$\tau_{dp} = \frac{C_L}{B_p \cdot (VDD + V_{tp})} \cdot \left[\frac{2 \cdot V_{tp}}{VDD + V_{tp}} + \ln \left(\frac{3 \cdot VDD + 4 \cdot V_{tp}}{VDD} \right) \right]$$

$$B_p = \mu_p \cdot C_{ox} \cdot \frac{W}{L}$$

Considerando que la tensión de alimentación, la relación de aspecto y la capacidad asociada no varían con la temperatura, entonces para las expresiones anteriores sólo hay que tener en cuenta las variaciones que presentan la tensión de *threshold* y movilidad del electrón y huecos (Gag, *et al.*, 2012). Las mismas están dadas por las siguientes expresiones:

$$\mu(T) = \mu_0 \cdot \left(\frac{T}{T_0} \right)^{\alpha_\mu}$$

$$-1,5 < \alpha_\mu < -2,5$$

$$V_t(T) = V_{t0} + \alpha_{V_t} \cdot (T - T_0)$$

$$-2 \frac{mV}{K} < \alpha_{V_t} < -4 \frac{mV}{K}$$

La expresión final del retardo de la etapa inversora será la correspondiente a la suma de los retardos del NMOS y del PMOS.

$$f_0 = \frac{1}{n \cdot (\tau_{dn} + \tau_{dp})}$$

Extrayendo los valores del modelo de GF130n y utilizando el software de procesamiento matemático Matlab (Mathworks, 2019) se pudo obtener la frecuencia de salida y simular el comportamiento que el mismo posee al variar la temperatura, de allí se obtuvo la curva de la Figura 3.

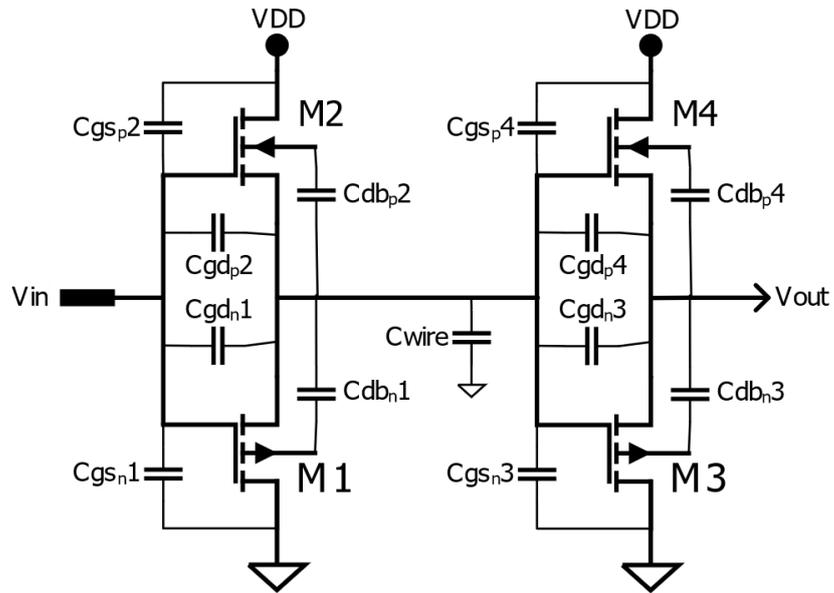


Fig. 2. Cada inversor del oscilador en anillo está compuesto por un transistor PMOS y un NMOS, con sus respectivas capacitancias parásitas

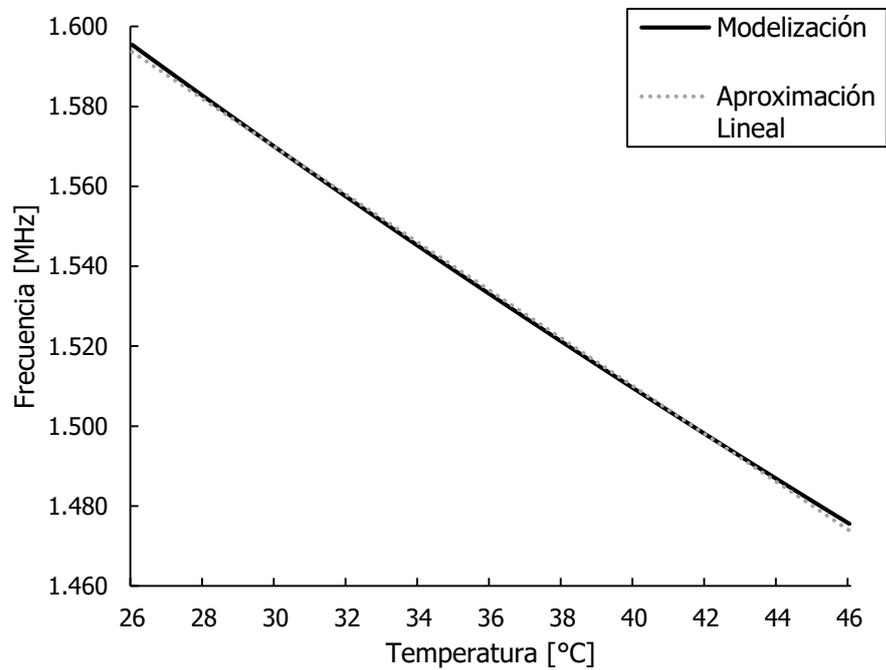


Fig. 3. Modelización de la variación de la frecuencia de salida con la temperatura de un circuito CMOS y sus curvas de aproximación lineal y cuadrática

Simulación del circuito Ring-Oscillator mediante LTSpice

Utilizando el *software* de libre acceso, LTSpice (Analog Devices, 2019), se simuló un oscilador en anillo de 5 etapas para una tecnología de 130 nm. Se tomaron valores de la frecuencia de salida variando la temperatura en forma discreta. De los puntos obtenidos, se halló la curva de la Figura 5, en donde se agregaron además las aproximaciones cuadrática y lineal de la misma.

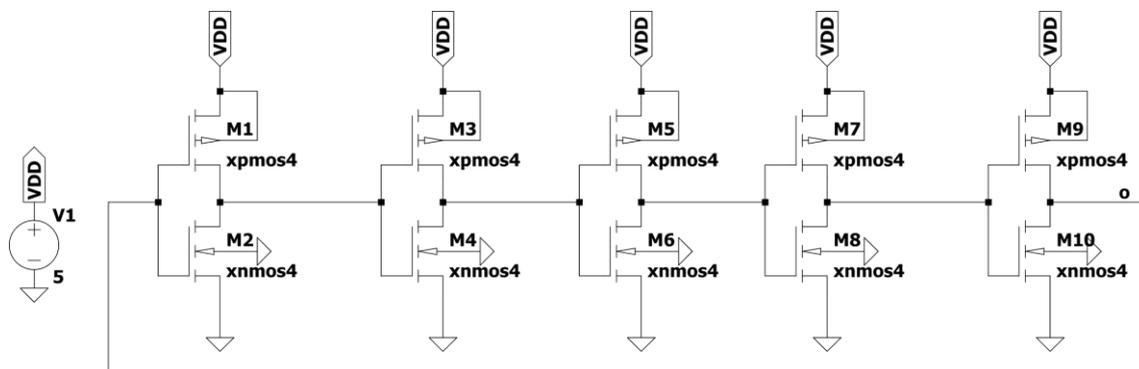


Fig. 4. Esquemático del oscilador en anillo CMOS realizado en *LTSpice*

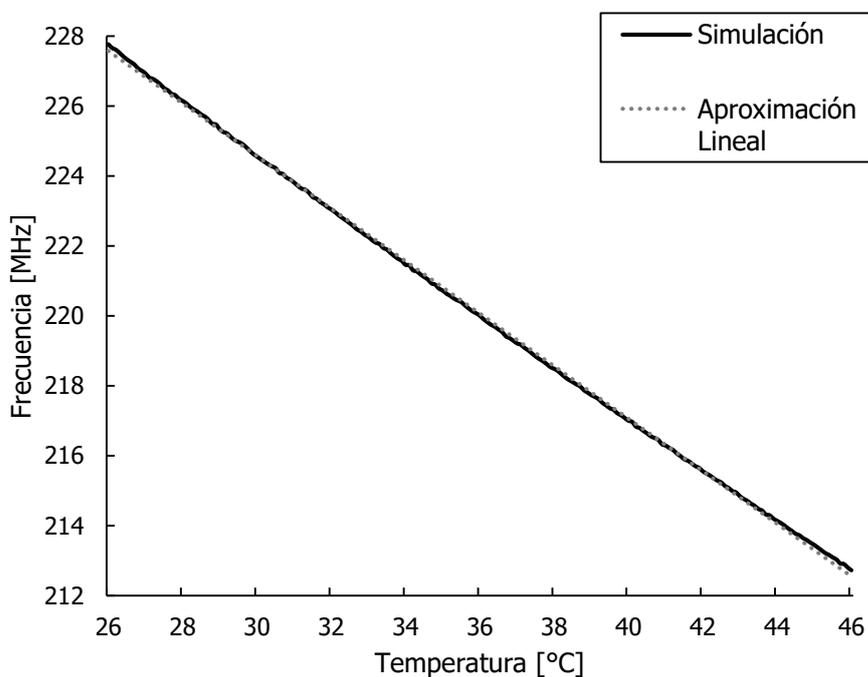


Fig. 5. Simulación de la variación de frecuencia de salida con la temperatura del circuito oscilador en anillo realizado en *LTSpice* y sus curvas de aproximación lineal y cuadrática

Ensayo de un oscilador en anillo en un FPGA

Debido a que una de las ventajas que posee este circuito es que es posible sintetizar en arreglos de compuertas programables en campo, tras realizar las simulaciones anteriores se procedió a un proceso de testeo utilizando esta tecnología. Eso se realizó como paso previo a mandar a fabricar y como un método para obtener una simulación más aproximada a la realidad del comportamiento del sensor, teniendo en consideración de que la tecnología que se utiliza en esta topología circuital en FPGA difiere a la CMOS.

Para un FPGA, esta síntesis significa que sus tablas de búsqueda o «LUT» (por sus siglas en inglés *Look-Up Tables*) son configuradas como inversoras, y una cadena de éstas constituye el *loop* que oscila. En una FPGA las funciones lógicas son implementadas mediante bloques lógicos configurables también llamados «CLB» (por sus siglas en inglés *Configurable Logic Blocks*). Estas contienen las LUTs y registros. El retardo de una LUT es independiente de la función booleana configurada. Los CLB son conectados entre sí mediante matrices conectables que recorren toda la FPGA (Xilinx, 2010).

Sistema de medición

Para las pruebas, se utilizó un *kit* de desarrollo Atlys de Digilent (Digilent, 2016), el cual está basado en el FPGA Spartan-6 LX45 de Xilinx (Xilinx, 2011).

Para la implementación del sensor se tuvieron en cuenta los siguientes factores:

1. La medición tenía que realizarse en un ambiente con temperatura constante. Para esto se utilizó una conservadora de poliestireno expandido cerrada herméticamente.
2. Se tenía que utilizar algún tipo de fuente de temperatura. Para esto se hizo uso de una lámpara incandescente de 300 W 220v.
3. Implementar un control de temperatura. Para esto se hizo uso de un *kit* de desarrollo Arduino UNO (Arduino Uno, 2020) junto con un MOSFET IRF510 (Vishay, 2015), que conmute la lámpara utilizando un sistema de control para lograr una temperatura estable.
4. Medición de la temperatura. Se dispersó en todo el interior de la caja, así como también sobre el chip FPGA, sensores de temperatura LM35 (Texas Instruments, 2017).

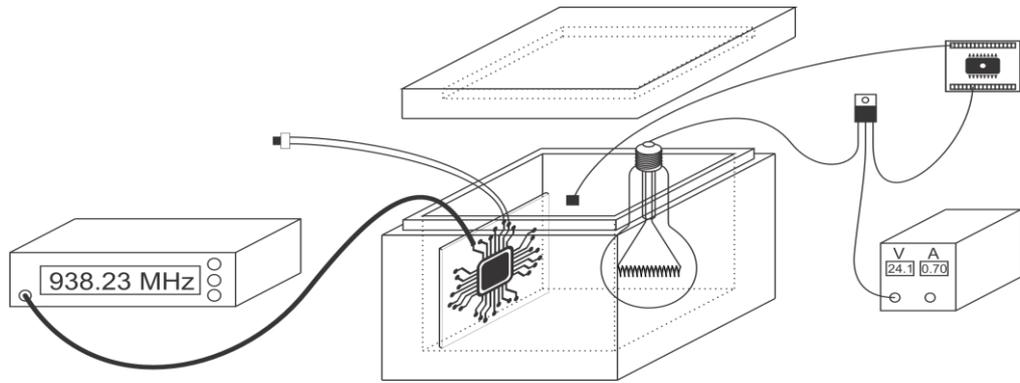


Fig. 6. Representación del sistema de medición implementado. Primera medición

Una vez desarrollado el sistema de medición se procedió a realizar mediciones. Se varió la temperatura, aumentándola y disminuyéndola sobre un oscilador en anillo conformado por 501 inversores. Con los valores de las frecuencias de salida, se obtuvo el gráfico observado en la Figura 7.

De esta primera medición, se pueden realizar dos observaciones: que existe una diferencia en el valor de la frecuencia obtenida de los gráficos con temperatura en ascenso y descenso; otra es que como el número de inversores es muy alto, la implementación resulta poco práctica.

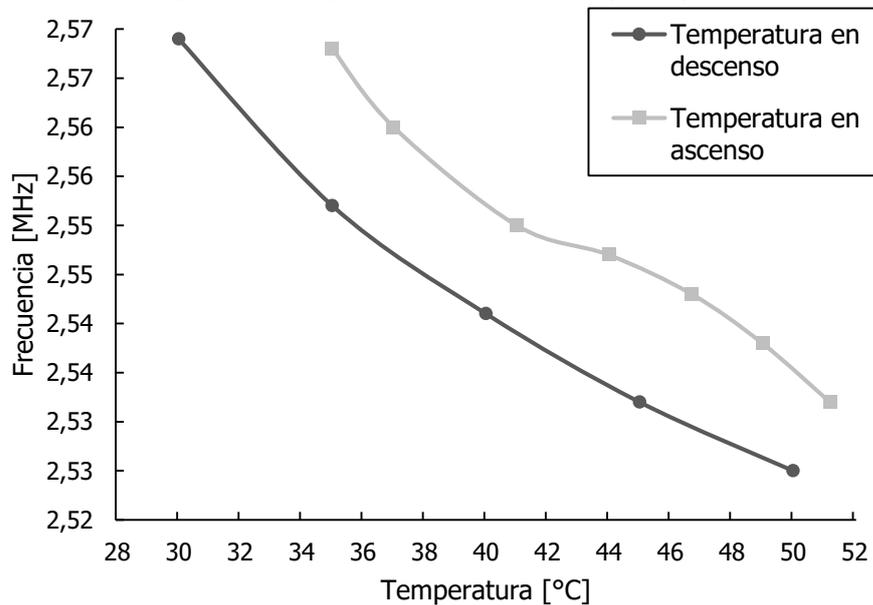


Fig. 7. Primera medición

Mejora del sistema

Una explicación a la diferencia que se observa entre sendos gráficos de la respuesta frente a una variación de temperatura en ascenso y descenso, es que un proceso de recalentamiento interno del sistema ocurre, lo que termina produciendo valores de frecuencia menores, dado que, al aumentar la temperatura, esta disminuye. Una posible solución a esta problemática fue la utilización de un habilitador del oscilador en anillo, para activarlo solo cuando la temperatura dentro del *chip* sea estable.

Por otro lado, se redujo a 5 la cantidad de inversores y se colocó un divisor de frecuencia para reducir la misma. Esto se debe a que, al reducirlos en 100 veces, la frecuencia aumenta en la misma proporción. El esquema final de medición se muestra en la Figura 9.

Aplicando estas soluciones se obtuvo el gráfico de respuesta del sistema en frecuencia versus temperatura observado en la Figura 8.

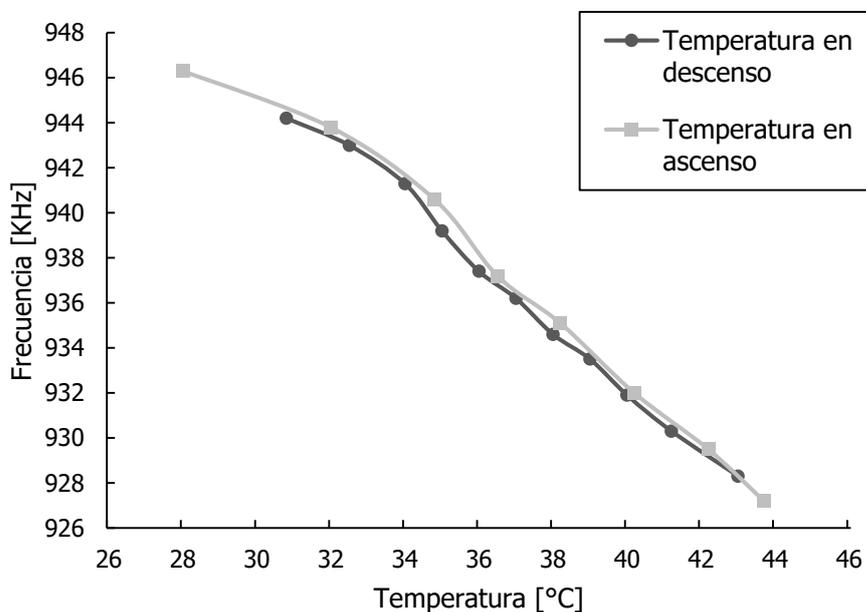


Fig. 8. Segunda medición (mejora)

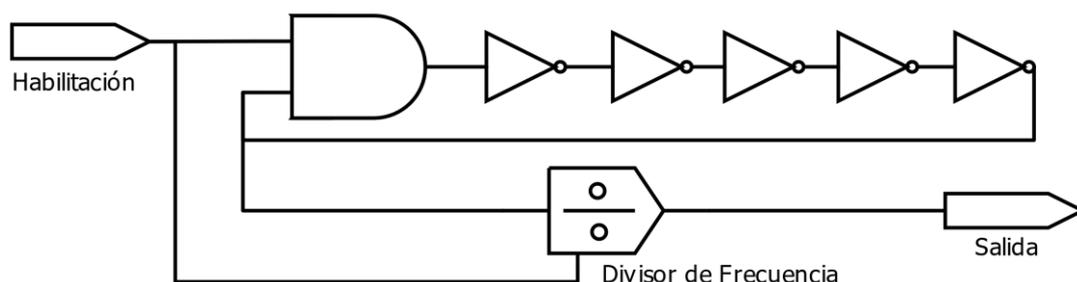


Fig. 9. Oscilador en anillo con habilitación y divisor de frecuencia

Expresión matemática experimental

Colocando los puntos de la respuesta frente a tanto un ascenso de la temperatura como un descenso (Figura 8) en una herramienta digital matemática, se pudieron obtener curvas polinómicas de primer y segundo orden (lineal y cuadrática) que pueden aproximar estos puntos, como se puede observar en la Figura 10.

La expresión matemática de la aproximación de primer orden es:

$$F_1(T) = -1,32 \cdot T + 985$$

Mientras que la de segundo orden es:

$$F_2(T) = -0,02 \cdot T^2 + 0,148 \cdot T + 959$$

Como podemos ver en esta última, el término lineal es aproximadamente 7,4 veces mayor que el cuadrático. Esto significa que, asumiendo el error asociado, puede ser una aproximación también válida la curva lineal dentro del intervalo, pudiendo corroborarse viendo el gráfico.

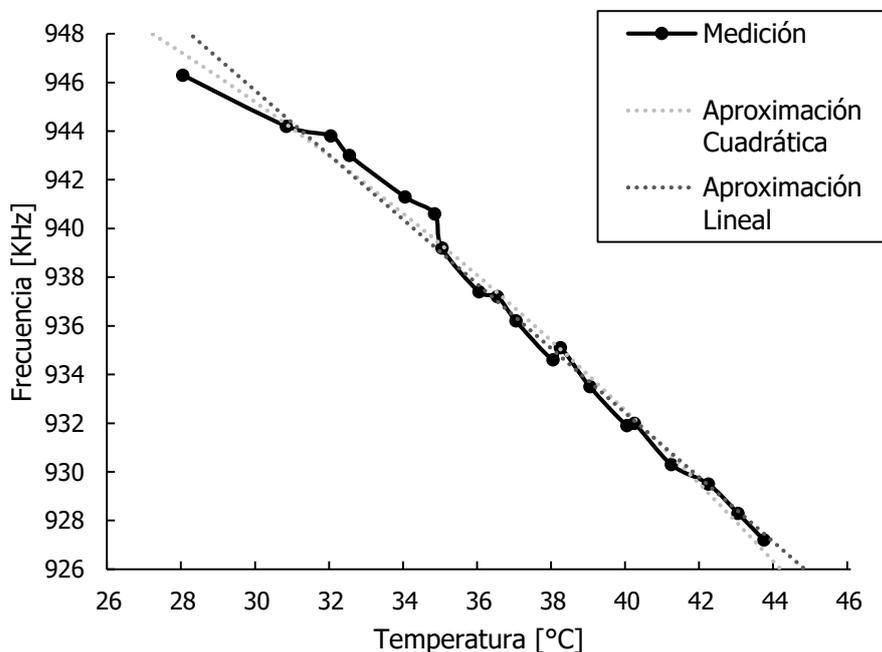


Fig. 10. Valores medidos y sus curvas de aproximación lineal y cuadrática

Comparación con la curva CMOS

Comparando la curva cuadrática obtenida por aproximación (Figura 10) con la simulada de CMOS (Figuras 3 y 5), podemos ver que todas varían en forma descendente su frecuencia a medida que la temperatura aumenta, por lo que en todos los casos se valida su utilización como sensor de temperatura, tanto en FPGA como en CMOS.

Sin embargo, la principal diferencia que presentan todas se relaciona con los valores de frecuencia en los cuales trabaja y la pendiente de las curvas obtenidas. Mientras que los valores de frecuencia obtenidos con FPGA rondan los 95 MHz (utilizando un divisor de frecuencia x100 se bajaron a 950 KHz), en CMOS con una tecnología de GF130n se obtienen valores de alrededor de 220 MHz. Además, las variaciones absolutas son mucho menores en FPGA. Esto es debido a la existencia de circuitos internos dedicados a disminuir estas variaciones frente a la temperatura. Analizando la forma de las curvas, se puede notar que las concavidades entre ambas son opuestas, aunque ambas son muy similares a sus aproximaciones lineales. Esto puede deberse a que las tecnologías con las que se implementan son diferentes.

Para poder comparar correctamente, tenemos que equiparar las escalas. Se utilizó como base la curva de la simulación, luego se corrigió la escala de la modelización con un factor de 0,1428 y la medición con 0,2406. Se graficó lo anterior y se obtuvo la Figura 11.

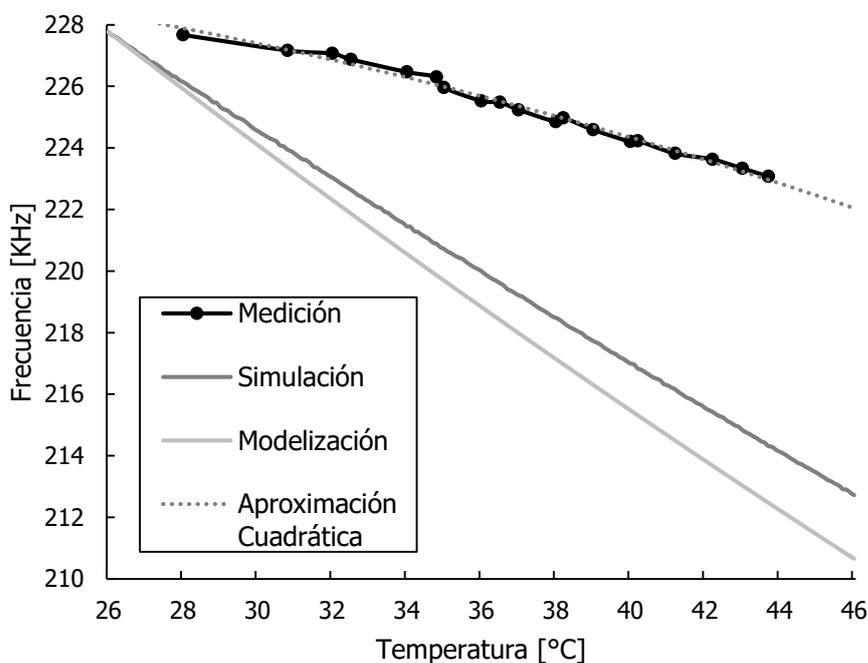


Fig. 11. Comparación entre las curvas simulación, modelización (escalada), y medición (escalada), con su curva de aproximación cuadrática

Conclusiones

Se implementaron sensores en topología oscilador en anillo, tanto en tecnología inversora CMOS como en FPGA.

Para el estudio de inversores CMOS se planteó un modelo físico-matemático que lo represente y luego se procedió a la simulación del circuito. Se pudo observar que, si bien las pendientes son casi idénticas, las escalas son diferentes. Esto puede explicarse por la aproximación en el cálculo de las capacitancias asociadas del modelo.

Por otro lado, observando las curvas de la modelización y simulación, podemos concluir que, dentro de nuestro rango de interés, la aproximación cuadrática es idéntica a estas. Considerando el pequeño error asociado, podríamos utilizar como una aproximación válida también la curva lineal.

En las pruebas realizadas con la FPGA se pudo ver que, si bien se encontró que el oscilador en anillo implementado en la misma presenta una variación con la temperatura, esta es mucho menor. Esto no es de extrañarse ya que se trata de 2 tecnologías distintas. Por otro lado, debido a que esta fluctuación de los parámetros internos producto de cambios de la temperatura externa es indeseada, la FPGA posee además compensaciones internas para poder disminuir sus efectos.

Al realizar las mediciones, se pudo observar que existe un proceso de recalentamiento interno, que influye en la precisión y exactitud de los resultados medidos, lo que provoca que las curvas de mediciones de temperatura en ascenso y descenso difieran. Es por eso que se implementó un período de prendido y apagado de muy corto tiempo previo al proceso de medición para estabilizar térmicamente el oscilador en anillo, permitiendo disminuir el efecto de recalentamiento experimentado por el oscilador.

Utilizando como base la curva de aproximación cuadrática, como la respuesta del sensor, se proyectaron distintas mediciones. Se obtuvo un error cuadrático medio o desvío estándar de 0,57 KHz, lo que equivale a 0,43°C, considerando que tenemos (según la aproximación lineal) una variación de -1.32 KHz/°C. Podemos concluir que este sensor no tiene una buena precisión para bajas temperaturas, pero tiene la ventaja de ser casi lineal y, sobre todo, digital, y de implementación fácil y rápida.

Agradecimientos

Para finalizar se agradece al Departamento de Ingeniería Electrónica de la UTN-FRBA por habernos facilitado las instalaciones y el equipamiento necesario para llevar a cabo esta investigación.

Referencias

- ANALOG DEVICES, (2018). "*LTspice Information Flyer & Shortcuts*".
- ARDUINO UNO, (2020). "*Arduino Uno datasheet*". Versión A000066.
- BARBARESCHI, M.; DI NATALE, G. y TORRES, L., (2017). "*Implementation and Analysis of Ring Oscillator Circuits on Xilinx FPGAs*". Hardware Security and Trust, páginas 237-251.
- BERNING, D. W. y BLACKBURN, D. L., (1981). "*The effect of magnetic package leads on the measurement of thermal resistance of semiconductor devices*". IEEE Transactions on Electron Devices. Volumen 28, N°5, páginas 609-611.
- BLACKBURN, D. L. y OETTINGER, F. F., (1975). "*Transient thermal response measurements of power transistors*". IEEE transactions on industrial electronics and control instrumentation. Volumen IECI-22, N°2, páginas 134-141.
- BLACKBURN D. L., (1988). "*A review of thermal characterization of power transistors*". Fourth annual IEEE semiconductor thermal and temperature measurement symposium.
- BLACKBURN D. L. (1998). "*Semiconductor device temperature measurements using electrical parameters*". Future Circuits International. Volumen 4, páginas 75-83.
- BLACKBURN, D. L., (2004). "*Temperature measurements of semiconductor devices - A review*". Twentieth annual IEEE semiconductor thermal measurement and management symposium.
- BOEMO, E. y LÓPEZ-BUEDO, S., (1997). "*Thermal Monitoring on FPGAs using Ring-Oscillators*". International Workshop on Field Programmable Logic and Applications. Páginas 69-78.
- DIGILENT (2016). "*Atlys FPGA Board Reference Manual*". Versión 502-178.

DOCKING S. y MANOJ, S., (2004). "An Analytical Equation for the Oscillation Frequency of High-Frequency Ring Oscillators". IEEE Journal of Solid-State Circuits. Volumen 39.

GAG, M.; WEGNER, T.; WASCHKI, A. y TIMMERMANN, D., (2012). "Temperature and on-chip crosstalk measurement using ring oscillators in FPGA". IEEE 15th International symposium on design and diagnostics of electronic circuits & systems (DDECS).

LEON FRANCO, J. J.; BOEMO, E.; CASTILLO, E. y PARRILLA, L. (2010). "Ring oscillators as thermal sensors in FPGAs: Experiments in low voltage". VI Southern Programmable Logic Conference (SPL). páginas 133-137.

LOPEZ-BUEDO, S.; GARRIDO, J. y BOEMO, E., (2000). "Thermal Testing on Reconfigurable Computers". IEEE Design and Test of Computers

MANDAL, M. K. y SARKAR, B. C., (2010). "Ring-oscillator: characteristics and applications". Indian journal of pure and applied physics. Volumen 48, páginas 136-145.

MATHWORKS, (2019). Matlab. [Online]. <https://www.mathworks.com/products/matlab.html>.

MEIJER G. C. M., (1986). "Thermal sensors based on transistors". Sensors and Actuators. Volume 10, Issues 1–2, páginas 103-125.

PIERRE-LOUIS, G. y WELLS, J., (2009). "Temperature estimation using ring oscillators". Worcester Polytechnic Institute.

RABAEY, J. M., (2003). "Digital integrated circuits, A design perspective" (2° edición). Pearson. Capítulo 5. ISBN: 978-0130909961.

SÁENZ J. A., (2016). "Modeling and design of Ring oscillators and their application in radiation environments". Universidad Politécnica de Madrid.

SELVA, R., (2008). "Dispositivos Electrónicos" (2° edición). Nueva Librería. ISBN: 978-9871104604.

SOFIA, J. W., (1997). "Electrical temperature measurement using semiconductors". Electronics Cooling.

SZE, S. M., (1981). "Physics of semiconductor devices" (2° edición). John Wiley y Sons. ISBN: 978-0471056614.

TEXAS INSTRUMENTS, (2008). "Op Amps For Everyone". SLOD006B.

TEXAS INSTRUMENTS, (2017). "LM35 Precision Centigrade Temperature Sensors". Versión SNIS159H.

TORRE ALBARSANZ, M., (2015). "Análisis de temperatura en FPGAs". Universidad Autónoma de Madrid.

XILINX, (2010). "Spartan-6 FPGA Configurable Logic Block: User Guide". Versión UG384 (v1.1).

XILINX, (2011). "Spartan-6 Family Overview". Versión DS160 (v2.0).

VISHAY, (2015). "IRF510 datasheet". Versión S15-2693-Rev. C.

YOUSUKE, M.; YASOU, S.; SEIJI, K. y YUKIYA, M., (2014). "Temperature and Voltage Estimation Using Ring-Oscillator-Based Monitor for Field Test". IEEE 23th Asian Test Symposium (ATS). Páginas 156-161.